

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-268532

(43)Date of publication of application : 22.09.1994

(51)Int.Cl. H04B 1/03
H01P 3/08
H04B 1/04
H04B 1/08
H04B 1/38

(21)Application number : 05-078850

(71)Applicant : TDK CORP

(22)Date of filing : 12.03.1993

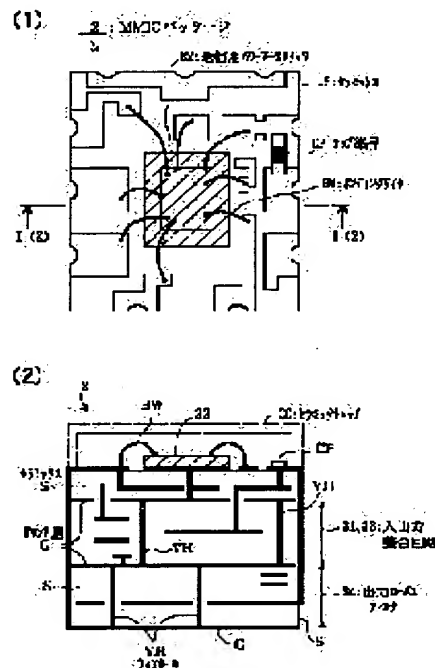
(72)Inventor : OKAMOTO AKIRA
NAKAI SHINYA
IKEDA HIROSHI

(54) MMIC PACKAGE

(57)Abstract:

PURPOSE: To make the size of a transmission power booster chip of a radio equipment and its peripheral circuit small by integrating an input matching circuit, an output matching circuit and an output low pass filter or the like on a ceramic multi-layer substrate.

CONSTITUTION: A low pass filter 34 is formed to a lowermost layer of a package 2, a ground layer G is formed on the filter, an input matching circuit 31 and an output matching circuit 33 are formed on the ground layer G on a substrate made of ceramic S and a ground layer G is formed on the circuits 31, 33. A wiring layer used for wiring not connected on the surface of the package 2 is formed on the ground layer G, a transmission power booster chip 32 and a chip component CP are packaged on the wiring layer and the transmission power booster chip 32 is connected to each wiring by a bonding wire BW. Since each circuit is packaged longitudinally, the size of the transmission power booster chip 32 for a radio equipment and its peripheral circuit is made small.



LEGAL STATUS

[Date of request for examination]

29.11.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-268532

(43)公開日 平成6年(1994)9月22日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 1/03		Z 7240-5K		
H 0 1 P 3/08				
H 0 4 B 1/04		Z 7240-5K		
1/08		Z 7240-5K		
1/38		8949-5K		

審査請求 未請求 請求項の数 3 F D (全 5 頁)

(21)出願番号 特願平5-78850

(22)出願日 平成5年(1993)3月12日

(71)出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72)発明者 岡本 明

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(72)発明者 中井 信也

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(72)発明者 池田 博

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

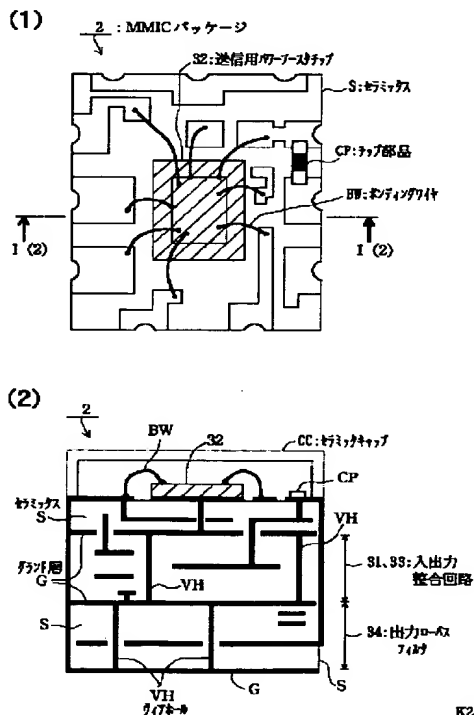
(74)代理人 弁理士 川久保 新一

(54)【発明の名称】 MMICパッケージ

(57)【要約】

【目的】 無線機器の送信用パワースタおよびその周辺回路全体の形状が小さいMMICパッケージを提供するものである。

【構成】 無線機器の送信用パワースタの入力整合回路、出力整合回路、出力ローパスフィルタ、出力バンドパスフィルタの少なくとも1つがセラミック多層基板に内蔵されているものである。



【特許請求の範囲】

【請求項1】 無線機器の送信用パワーブースタチップの入力整合回路、出力整合回路、出力ローパスフィルタ、出力バンドパスフィルタの少なくとも1つがセラミック多層基板に内蔵されていることを特徴とするMMICパッケージ。

【請求項2】 請求項1において、放熱用金属が上記セラミック多層基板に内蔵されていることを特徴とするMMICパッケージ。

【請求項3】 請求項2において、上記放熱用金属が上記セラミック多層基板の表面電極と接続されていることを特徴とするMMICパッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、移動無線機器等に使用される送信用パワーブースタチップ、受信回路のフロントエンドに関する。

【0002】

【従来の技術】図3は、一般的な移動無線機器における送信用パワーブースタチップおよびその周辺の回路と、受信回路のフロントエンドとを示す図である。

【0003】この図において、送信用パワーブースタチップ12の周辺の回路は、ブリアンプPAと、パワーブースタ12の前段に設けられた入力整合回路11と、パワーブースタ12の後段に設けられた出力整合回路13と、高調波抑制用の出力ローパスフィルタ14とを有する。

【0004】図4は、送信用パワーブースタチップおよびその周辺の回路を組み立てて形成した従来のMMICパッケージ1を示す図である。

【0005】この従来例は、アルミヒートシンク板AHにアルミナ基板ABを付着し、このアルミナ基板ABの表面に、パワーブースタ12を構成するGaAsチップ22用の回路パターンがAgPd等の導体で構成されている。そして、その回路パターンの上に、コンデンサ、抵抗、インダクタ等のチップ部品CPが半田付けされ、ボンディングワイヤBW、回路パターンを介して、GaAsチップ22がチップ部品CP、外部接続用のリードピンLPに接続されている。

【0006】アルミナ基板ABの回路パターンが構成されている表面とは反対の面に、導電性接着剤等によって、アルミヒートシンク板AHが熱的、電気的に接続されている。アルミヒートシンク板AHは、GaAsチップの発熱（3W程度の消費電力、効率50%）を外部に逃すために、1.5mm厚程度が必要である。

【0007】また、トランスファモールド等で、上記の構造物を樹脂封止することによって、MMICパッケージ1が完成する。なお、出力ローパスフィルタ14は、送信用パワーブースタチップ12から必ず出る2次、3次高調波を抑圧するものであり、同軸誘電体等で構成さ

れており、MMICパッケージ1の別部品として構成されている。

【0008】一方、移動無線機器における受信回路のフロントエンドは、送受切り換え器15と、トップバンドパスフィルタ16と、初段アンプ17と、段間バンドパスフィルタ18と、後段アンプ19と、ミキサMIXとで構成されている。なお、受信回路のフロントエンドは、送受切り換え器15を除いたもの、つまり、初段アンプ17と、段間バンドパスフィルタ18と、後段アンプ19と、ミキサMIXとで構成されていると考えられる場合があり、また、移動無線機器における受信回路のフロントエンドは、送受切り換え器15とミキサMIXとを除いたもの、つまり、トップバンドパスフィルタ16と、初段アンプ17と、段間バンドパスフィルタ18と、後段アンプ19とで構成されていると考えられる場合もある。これら、移動無線機器における受信回路のフロントエンドにおける従来の組み方は、上記送信用パワーブースタチップおよびその周辺の回路における従来の組み立て方と同様である。

【0009】

【発明が解決しようとする課題】上記従来例において、送信用パワーブースタチップ12を構成するGaAsチップ22、入力整合回路21、出力整合回路23がアルミナ基板ABの上に平面的に組み込まれているので、アルミナ基板ABの大きさは、上記各回路の占有スペースの合計スペースを必要とするために、無線機器の送信用パワーブースタチップおよびその周辺回路の出来上がり形状が大きいという問題がある。また、送信用パワーブースタチップおよびその周辺の回路としては、アルミヒートシンクAH、出力ローパスフィルタ14が含まれ、出力ローパスフィルタ14はMMICパッケージ1とは別部品であるので、送信用パワーブースタチップおよびその周辺の回路が必要とする形状はさらに大きくなるという問題がある。

【0010】本発明は、無線機器の送信用パワーブースタチップおよびその周辺回路全体の形状が小さいMMICパッケージを提供するものである。

【0011】

【課題を解決するための手段】本発明は、無線機器の送信用パワーブースタチップの入力整合回路、出力整合回路、出力ローパスフィルタ、出力バンドパスフィルタの少なくとも1つがセラミック多層基板に内蔵されているものである。

【0012】

【作用】本発明は、無線機器の送信用パワーブースタチップの入力整合回路、出力整合回路、出力ローパスフィルタ、出力バンドパスフィルタの少なくとも1つがセラミック多層基板に内蔵されているので、無線機器の送信用パワーブースタチップおよびその周辺回路全体の形状が小さい。

【0013】

【実施例】図1は、本発明の一実施例であるMMICパッケージ2を示す図であり、図1(1)は、その平面図であり、図1(2)は、図1(1)のI(2)-I(2)線で縦断し、矢印方向から見た縦断面図である。図2は、上記実施例の正面図である。

【0014】MMIC(モノリシックマイクロ波集積回路)パッケージ2は、無線機器の送信用パワーブースタチップ32の入力整合回路31と、出力整合回路33と、出力ローパスフィルタ34とがセラミック多層基板に内蔵されているものである。

【0015】つまり、セラミックスSの焼成前の薄い板(グリーンシート)を多数積層することによってセラミックス多層基板が構成され、それらグリーンシートを積層する途中で、導電性インクを印刷等することによって、必要な導電層を複数形成するとともに、グリーンシートに透孔を設け、この透孔に導電性インクを印刷し、同じ位置への透孔の設置、導電性インクの印刷を繰り返すことによって、ビアホールVHが形成され、これを焼成することによって、パッケージが形成され、この上に送信用パワーブースタチップ32、チップ部品CP等を実装し、セラミックキャップCCによって封入し、MMICパッケージ2が形成される。

【0016】この過程で、図1(2)中、パッケージ2の最下層部分に、出力ローパスフィルタ34が形成され、この上に、グラウンド層Gが形成され、このグラウンド層Gの上に、入力整合回路31と出力整合回路33とが形成され、この上に、グラウンド層Gが形成され、このグラウンド層Gの上に、パッケージ2の表面で接続できない破線を引き回す配線層が形成され、この配線層の上に、送信用パワーブースタチップ32、チップ部品CPが搭載され、送信用パワーブースタチップ32がボンディングワイヤBWによって各配線に接続されている。

【0017】また、入力整合回路31と出力整合回路33とは、ストリップライン形伝送線路で形成されるコンデンサ、インダクタによって構成されている。出力ローパスフィルタ34は、ストリップラインによる共振器、インダクタ、コンデンサ等によって形成されている。

【0018】送信用パワーブースタチップ32のグラウンド電極はビアホールVHによってグラウンド層Gに接続され、このグラウンド層Gは、正面電極1a、1b、ビアホールVHによって他のグラウンド層Gに接続され、このようにグラウンド層Gは、複数層配置されている。

【0019】次に、上記実施例の動作について説明する。

【0020】まず、無線機器の送信用パワーブースタチップ32の入力整合回路31と、出力整合回路33と、出力ローパスフィルタ34とが、セラミックスSで作られたセラミック多層基板に内蔵されており、各回路が縦方向に載置されているので、無線機器の送信用パワー

ースタチップおよびその周辺回路全体の形状を小さくすることができる。上記実施例におけるMMICパッケージ1の体積は、従来のMMICパッケージ1の体積と出力ローパスフィルタ14の体積との合計体積の $1/3 \sim 1/4$ 程度に小さくなる。

【0021】また、上記実施例においては、ある回路とこれに隣接する回路とはグラウンド層によって仕切られているので、各回路間の絶縁を充分に行うことができる。

【0022】さらに、上記実施例において、送信用パワーブースタ32を形成するGaAsチップの発熱部がビアホールVHを介してグラウンド層Gに接続されているので、グラウンド層Gに熱が分散され、そのグラウンド層Gが複数層配置されているので、セラミックスSへの熱分散が充分に行われ、セラミックスS自体の熱伝導が良好なので、ヒートシンクを別設せずに、放熱が充分に行われる。また、グラウンド層Gが正面電極1a、1bに接続されているので、正面電極1a、1bにおいても放熱が行われる。

【0023】つまり、放熱用金属がセラミック多層基板に内蔵されているようにしてもよく、また、放熱用金属がセラミック多層基板の表面電極と接続されているようにしてもよい。なお、セラミック多層基板の表面電極は、送信用パワーブースタチップ32を構成するGaAsチップが搭載されているMMICパッケージ2の上面に形成される電極、MMICパッケージ2の正面、側面、背面、底面に形成される電極を含むものである。

【0024】上記実施例では、無線機器の送信用パワーブースタチップ32の入力整合回路31と、出力整合回路33と、出力ローパスフィルタ34とがセラミック多層基板に内蔵されているが、このうちで、入力整合回路31、出力整合回路33、出力ローパスフィルタ34の少なくとも1つがセラミック多層基板に内蔵されていればよい。また、出力ローパスフィルタ34の代わりに、出力バンドパスフィルタを使用するようにしてもよい。つまり、無線機器の送信用パワーブースタチップ32の入力整合回路31、出力整合回路33、出力ローパスフィルタ34、出力バンドパスフィルタの少なくとも1つがセラミック多層基板に内蔵されていればよい。

【0025】なお、正面電極1a、1bは曲面で構成されているが、この代わりに、平面状の電極を使用してもよい。

【0026】また、上記実施例は、無線機器の送信用パワーブースタチップおよびその周辺回路に関するものであるが、この考えを無線機器の受信回路のフロントエンドに応用することができる。つまり、図3における無線機器の受信回路のフロントエンドのバンドパスフィルタ16、18をセラミック多層基板に内蔵するようにしてもよく、この場合、バンドパスフィルタ16、18のいずれか一方をセラミック多層基板に内蔵するようにしてもよい。この場合も、放熱用金属がセラミック多層基板

5

に内蔵されているようにしてもよく、また、放熱用金属がセラミック多層基板の表面電極と接続されているようにしてもよい。

【0027】

【発明の効果】本発明によれば、無線機器の送信用パワーブースタチップの入力整合回路、出力整合回路、出力ローパスフィルタの少なくとも1つがセラミック多層基板に内蔵されているので、無線機器の送信用パワーブースタチップおよびその周辺回路全体の形状を小さくすることができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の一実施例であるMMICパッケージ2を示す図であり、図1(1)は、その平面図であり、図1(2)は、図1(1)のI(2)-I(2)線で縦断し、矢印方向から見た縦断面図である。

【図2】上記実施例の正面図である。

【図3】一般的な移動無線機器における送信用パワーブースタチップおよびその周辺の回路と、受信回路のフロ

6

ントエンドとを示す図である。

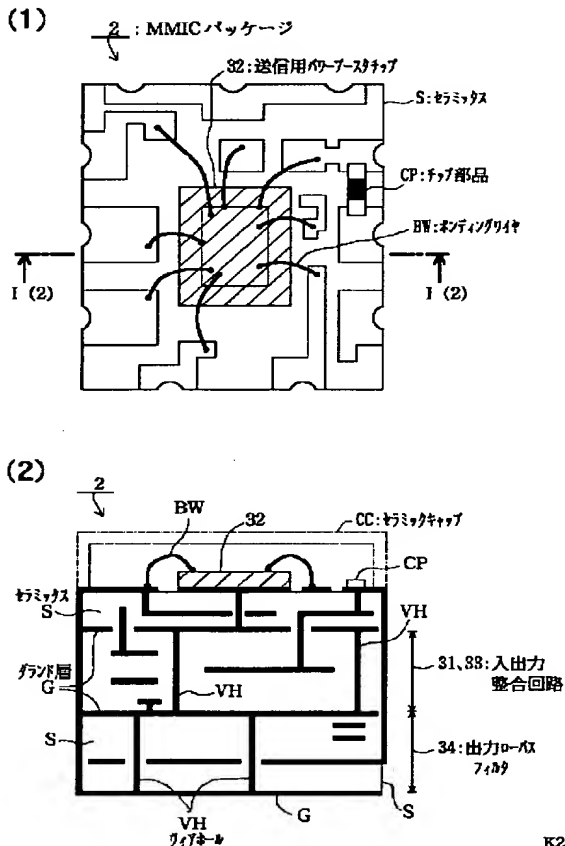
【図4】送信用パワーブースタチップおよびその周辺の回路を組み立てて形成した従来のMMICパッケージ1を示す図である。

【符号の説明】

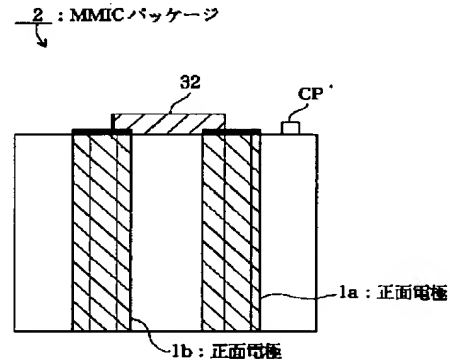
1a、1b…正面電極、
2…MMICパッケージ、
16…トップバンドパスフィルタ、
18…段間バンドパスフィルタ、
31…入力整合回路、
32…送信用パワーブースタチップ、
33…出力整合回路、
34…出力ローパスフィルタ、
S…セラミックス、
G…グラウンド層、
BW…ボンディングワイヤ、
VH…ヴィアホール、
CP…チップ部品。

10

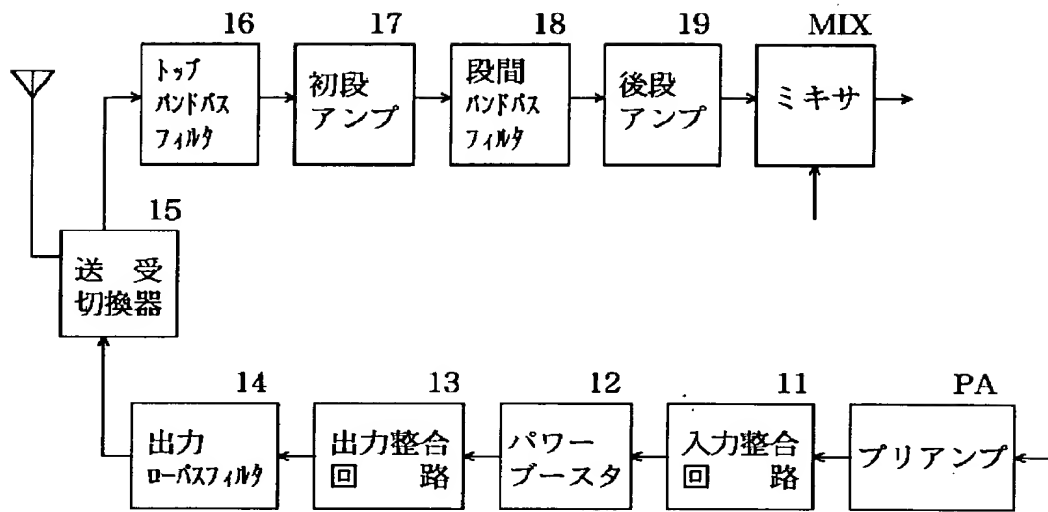
【図1】



【図2】

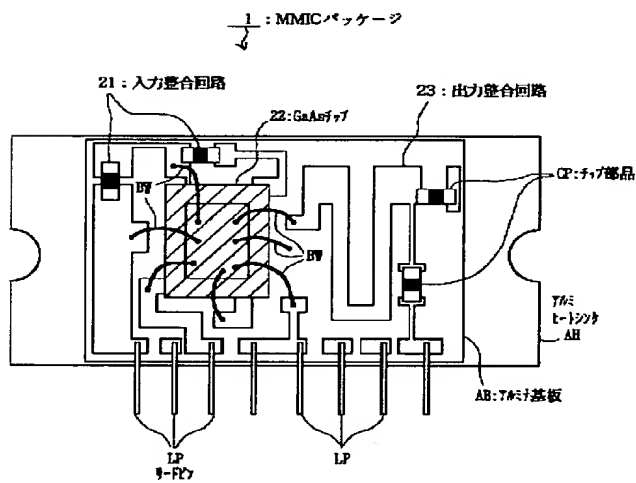


【図 3】



K2558

【図 4】



K2558